

基于功能细分的硅通孔容错方法

杜高明,曹舒婷,张多利,宋宇鲲,高明伦
(合肥工业大学 微电子所,安徽 合肥 230009)

摘 要: 硅通孔(Through Silicon Via, TSV)技术是现今主流的三维芯片上下层互联技术之一. 将从三维片上网络(Network on Chip, NoC)垂直通道的功能细分入手,按照 TSV 重要性的不同划分成组,对不同的 TSV 组配置不同的冗余配置比. 在现有的“包一连接电路”(PCC)平台上完成的实验显示,该冗余容错方案保证了在 TSV 总数达到十万量级时,成品率依然高达 99.999 99%的同时,面积开销与非功能细分方案相比优化了 35%以上.

关键词: 三维片上网络;硅通孔;容错;功能细分

中图分类号: TN431.2;TN47

文献标识码: A

文章编号: 1000-7180(2016)05-0142-05

A TSV Fault-Tolerance Method Based on Functional Segmentation

DU Gao-ming, CAO Shu-ting, ZHANG Duo-li, SONG Yu-kun, GAO Ming-lun

(Institute of Microelectronics, Hefei University of Technology, Hefei 230009, China)

Abstract: Through Silicon Via (TSV) technology is the mainstream of interconnection technology on 3-D stacked chips, this article implements a fault-tolerance scheme based on functional segmentation for vertical channel on 3D-NoC chips; according to the difference of importance of TSVs, we divide these TSVs into groups and configure different redundant proportion. The relevant experiments on PCC platform have shown that the fault-tolerant scheme keeps the target yield of 99.9999% when the number of TSVs reaches hundred thousand of magnitude and reduces the area overhead compared with other schemes based on non-functional segmentation by 35%.

Key words: 3D NoC; TSV; fault tolerance; functional segmentation

1 引言

3D 芯片低功耗、可扩展、高集成度等特点令其成为“后摩尔时代”(More than Moore)新的研究热点之一^[1]. 3D 芯片上下层晶片的互连通过 TSV 实现,然而由于工艺水平的限制和偶然因素的影响,一些 TSV 失效以致整个电路发生故障,降低了芯片的成品率.

可以从两个方面着手提升 3D NoC 成品率. 一方面,可通过工艺自身水平的不断提升来降低缺陷率,从而降低 TSV 故障率,提升 3D NoC 成品率;另一方面,可从 3D NoC 的设计过程入手,在系统层面实施 TSV 容错设计,提高 3D NoC 自身可靠性,降低既有故障对 3D NoC 的影响,从而有效提升芯片

成品率.

但是,过度提高 TSV 冗余度将导致冗余容错成本显著上升.

为了解决 3D 芯片的成品率问题,3D NoC 容错研究倍受重视. 文献[2]先提出垂直通道的电路模型,然后提出一种 TSV 冗余的容错技术,将成品率从 66%提高到 98%;文献[3]提出基于多通道的容错方式,可同时提高可靠性和吞吐率;文献[4]提出了几种链路绕行机制实现容错;文献[5-6]同时设计了 TSV 故障检测和“修复”功能的电路;文献[7-8]提出了几种基于链式结构的冗余电路,在 TSV 数目较少时可保证较高成品率.

在以往的 TSV 容错研究中,往往只侧重于对容错方案的革新,却没有对成品率的分析方法进行深

入研究. 本文提出一种新的冗余策略——基于功能细分的容错方法, TSV 将按照功能的不同划分成组, 再根据不同组别对电路可靠性要求的不同分别配置冗余度并分析其成品率. 这样, 既可以在芯片中集成大量 TSV 的同时保证极高的成品率, 同时能够很好地兼顾面积开销, 控制其容错成本, 也完善了对成品率的分析方法.

2 基于功能细分的冗余优化方案

根据 3D NoC 链路通道的物理层协议, 信号由 64 位数字信号 data 和六个控制信号 stb、fwd、fail、pack、suspend 和 cancel 组成. 对于非功能细分的冗余方案, 所有信号“一视同仁”, 即对于所有 TSV 通道配置相同的冗余度. 而基于功能细分的冗余方案, TSV 将按照信号功能划分成数据信号组和控制信号组, 每组配置不同的冗余度. 同时为了提高并行度, 也可将数据信号组细化成几个小组. 本文将数据信号组作为一整组视为方案一, 将数据信号组分成四小组作为方案二, 进行实验和比较. 每一组的冗余 TSVR 将被组内所有信号所共享, 实现组内的全共享冗余机制^[4].

如图 1 所示, 对于每一组信号, 当信号对应的非冗余 TSV 没有发生故障时, 信号将直接通过其非冗余 TSV 进行传输; 当信号对应的非冗余 TSV 发生故障时, 信号将通过该组中无故障的冗余 TSVR 进行传输. 冗余 TSVR 被该组的所有信号所共享, 即组内任意 TSV 发生故障, 其原本对应的信号将绕行至非冗余 TSV. 为了使信号能合理分配冗余 TSVR, 将按顺序——判断 TSV 的故障情况, 再将冗余 TSVR ——分配给需要绕行的信号, 当分配完成后, 所有信号将可并行地通过 TSV 或冗余 TSVR 在垂直方向上传输.

如图 2 所示, 先判断信号 A 所对应非冗余 TSV 是否发生故障, 发现其故障时, 信号 A 则绕行至第一个未发生故障的冗余 TSVR; 再判断信号 B 所对应非冗余 TSV 是否发生故障, 发现未发生故障, 则信号 B 依然通过原非冗余 TSV 进行; 然后再判断信号 C, 发现其对应的 TSV 故障时, 信号 C 则绕行至第二个未发生故障的冗余 TSVR. 以此类推之后的信号分配方式.

在本次设计基于功能细分的冗余策略中, 因着重考虑如何根据不同的冗余配置比分配冗余并设计出每种分配方式的具体实现方案, 所以将简化、忽略其他环节. 如不考虑检测 TSV 故障状态的功能模

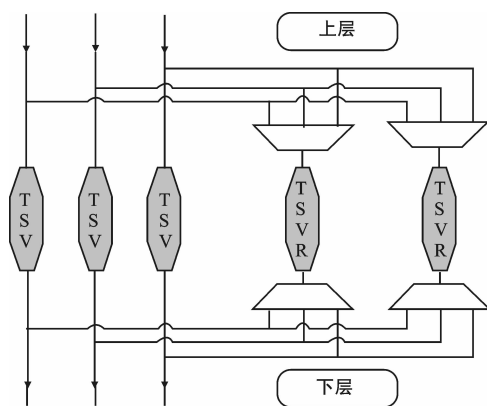


图 1 组内全共享冗余机制

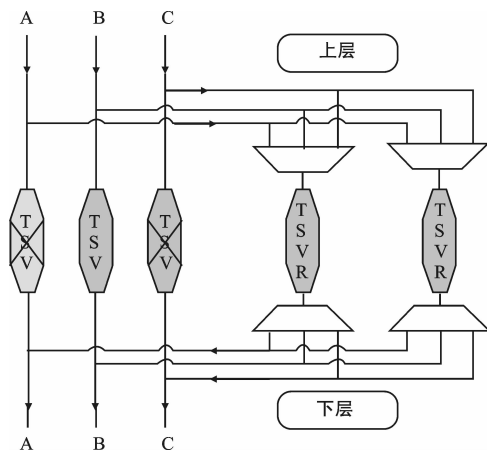


图 2 组内全共享冗余机制实例

块, 在实验中将预先设定好各个 TSV 的故障情况. 同时根据参考文献[2-7], 随着配置比增大, 成品率的增长幅度逐渐缓慢, 所以当配置过多的冗余 TSVR 时, 不仅没有使成品率得到明显地增长, 而且还大大增加了面积成本和电路复杂度. 因而将“全冗余”方案, 指对每个非 TSV 都配置一个冗余 TSVR (配置比 1:1), 视为冗余配置比的极端情况.

由于控制信号在链路建立、撤销、数据传输控制过程中起重要作用, 只要其中任意一个信号发生故障, 整个通道(包括通道的控制信号 TSV 和数据信号 TSV)将无法工作, 因此将对控制信号组, 单独设置为一块区域, 实施独立的冗余策略, 设置较高的 TSV 冗余度, 以提高控制信号组的可靠性. 并且根据文献[2, 7], 都将全冗余配置方案视为极端方案, 因此将按照 6:1、6:2 直到 6:6 这六种冗余配置比来配置控制信号组的冗余度.

对于数据信号组, 本文以数据信号位宽(64 位)为单位研究 TSV 冗余策略. 方案一是以 64 位信号为一组, 每组按照 64:1、64:2 至 64:4 配置比来配

置数据信号组的冗余 TSVR. 方案二是将 64 位信号再分成四组, 每小组 16 位, 按照 64 : 4、64 : 8 和 64 : 12(即每小组按 16 : 1、16 : 2 和 16 : 3 配置比配置冗余度)配置比来配置数据信号组的冗余 TSVR.

在之后的内容当中, 将分别讨论控制信号组和数据信号组在不同冗余配置比下芯片的成品率和面积开销.

3 实验分析

3.1 成品率分析

在现今工艺水平下, 单个 TSV 的失效率大约在 $10^{-4} \sim 10^{-5}$ 之间^[7]. 而不同层之间的 TSV 总数少则成百, 多则上万. 因此, 本文假设单个 TSV 的失效率 F 为 10^{-4} , 层之间的垂直通道分别取 5、50、100、400 和 2 400, 每个垂直通道中包含两个上、下两个方向, 每个方向上包含 70 个原 TSV 链路(6 个控制信号组和 64 个数据信号组 TSV). 控制信号组和数据信号组的非冗余 TSV 数如表 1 所示.

表 1 两组信号的非冗余 TSV 个数					
垂直通道数	5	50	100	400	2 400
非冗余 TSV 总数	700	7 000	14 000	56 000	336 000
控制信号组非冗余 TSV 数	60	600	1 200	4 800	28 800
数据信号组非冗余 TSV 数	640	6 400	12 800	51 200	307 200

表 2 比较控制组 TSV 引起的成品率

冗余配置比	成品率/%					
	6 : 1	6 : 2	6 : 3	6 : 4	6 : 5	6 : 6
控制组非冗余 TSV 数/个	60	99.999 790 07	99.999 999 94	1	1	1
	600	99.997 900 72	99.999 999 44	1	1	1
	1 200	99.995 801 49	99.999 998 88	1	1	1
	4 800	99.983 207 01	99.999 995 52	1	1	1
	28 800	99.899 284 34	99.999 973 13	99.999 999 99	1	1

3.1.2 数据信号组

数据信号组成品率的计算方式与控制信号组基本一致. 先根据式(1) 计算出电路损坏的概率 f , 再由 f 计算成品率 Y . 由于数据信号组中信号并没有控制信号组中的信号那么重要, 所以将在成品率计算中添加一个影响因子 a . 在本文中, 设数据信号组成品率影响因子 $a = 0.5$ (由于控制信号组信号“一损则俱损”, 所以其影响因子 a 设为 1). 由此得到数据信号组成品率 Y 公式:

$Y = (1 - a \cdot f)^G$

(3)

3.1.1 控制信号组

本文中, 设控制信号组共分 G 组, G = 控制信号组中非冗余 TSV 个数 $\div 6$, 每组内 TSV 数(包含非冗余 TSV 和冗余 TSV)共 n 个. 并设每组内失效 TSV 数为 N , 而为一组中失效 TSV 数为 N 的概率. 根据概率公式可得:

$f_N = C_n^N \cdot F^N \cdot (1 - F)^{n-N}$

(1)

另设任意一组内电路损坏无法修复的概率为 f , 则成品率 Y :

$Y = C_G^0 \cdot f^0 \cdot (1 - f)^G = (1 - f)^G$

(2)

以配置比 6 : 1 为例, 此时 $n = 7$, 当任意一组中有 2 个及以上 TSV 或 TSVR 失效, 电路将无法修复. 其中, 任意一组内电路无法修复的概率: $f = f_2 + f_3 + f_4 + f_5 + f_6 + f_7$. 再根据式(1)、(2) 便可算出相应的成品率 Y . 用此成品率计算方式, 分别计算不同配置比下的成品率.

如表 2 所示, 将控制信号组各配置比下的成品率进行比较. 比如, 在航空航天领域对成品率要求非常高, 以成品率 99.999 99% 为标准, 6 : 2 配置比及更高的冗余配置比都有超过 99.999 9% 的成品率以满足标准. 由此, 为了在满足成品率要求的情况下尽可能地减少面积开销, 可选择 6 : 2 或 6 : 3 配置比来配置控制信号冗余. 至于在实际应用中, 具体选用何种配置比则依据各芯片对成品率的要求而定.

在本文方案一中, 数据信号组数 G = 数据信号组中非冗余 TSV 个数 $\div 64$; 方案二中, 数据信号组数 G = 数据信号组中非冗余 TSV 个数 $\div 16$. 根据式(3) 可计算出相应成品率.

从表 3 可以很直观地看出在相同冗余配置比下, 方案一得到的成品率要高于方案二. 这主要是因为方案一中每一个冗余 TSVR 能被更多的信号所共享, 所以在相同配置比情况下, 可以有更高的成品率.

表 3 比较数据组 TSV 引起的成品率
(a)方案一成品率

冗余配置比		方案一成品率/%			
		64 :1	64 :2	64 :3	64 :4
控制组 非冗余 TSV 数/个	640	99.989 644 08	99.999 977 12	99.999 999 96	1
	6 400	99.896 489 07	99.999 771 18	99.999 999 62	1
	12 800	99.793 085 29	99.999 542 36	99.999 999 24	1
	51 200	99.174 906 45	99.998 169 44	99.999 996 95	1
	307 200	95.150 429 44	99.989 017 15	99.999 998 17	99.999 999 98

(b)方案二成品率

冗余配置比		方案二成品率/%		
		16 :1	16 :2	16 :3
控制组 非冗余 TSV 数/个	640	99.997 282 76	99.999 998 37	1
	6 400	99.972 830 88	99.999 998 37	99.999 999 99
	12 800	99.945 669 15	99.999 996 74	99.999 999 98
	51 200	99.782 853 63	99.999 869 59	99.999 999 94
	307 200	98.704 174 22	99.999 217 52	99.999 999 63

同时从表中也可以看出,如果选用方案一,64 :1、64 :2 或 64 :3 这三种配置比足以满足对成品率的要求;如果选用方案二,可视成品率要求选择 64 :4、64 :8 或 64 :12(16 :1、16 :2 或 16 :3)这三种配置比.无需配置更高的配置比,否则会造成大量冗余 TSVR 的浪费,增加无故的面积开销.当然,如果在实际应用中对成品率有更高的标准,也可根据表 2 及表 3 分别配置控制信号组和数据信号组的冗余配置比.

3.2 面积开销分析

本文在现有 PCC 平台上搭建带有冗余 TSVR 的垂直链路,完成故障链路的信号绕行实现容错电路.在 65 nm 工艺下,(不考虑 TSV 自身的面积,只考虑添加的冗余容错电路带来的面积开销)通过 DC(Design Compiler)工具综合后得到电路面积,并根据元器件工艺库标准^[9],(不考虑耦合带来的信号完整性问题)单个 TSV 衬垫的面积取 10 μm×10 μm,由此得出每个垂直通道在不同的冗余配置比下的面积开销.从而在保证达到成品率标准的前提下(本文成品率的标准定为 99.999 99%),根据垂直通道的数目及表 2、表 3,得到不同方案,包括无冗余方案、无功能细分的容错方案、基于功能细分的两种方案的面积开销,如图 3

所示.

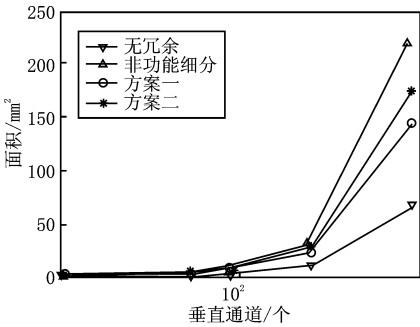


图 3 面积开销比较

如图 3 所示,显然,不论是基于功能细分的方案一还是方案二,都比非功能细分冗余电路的面积开销要降低了许多.在垂直通道数目低于 100 时,所有方案的面积开销均低于 10 mm²,与非功能细分冗余电路的面积开销相比,基于功能细分的方案面积可优化 25%;当垂直通道有 400 个时,非功能细分冗余电路的面积约 32 mm²,而基于功能细分的方案一只有 24 mm²,也可优化 25%;在垂直通道多达 2 400 个(TSV 数量达十万量级)时,非功能细分冗余电路的面积约 225 mm²,基于功能细分的方案一只有 146 mm²,面积优化尤为明显,可优化达 35%以上.当然,加入冗余后相较

于无冗余的电路面积开销将至少增加一倍,但为了保证芯片的高成品率,这是不可避免的,只能尽可能地减少面积开销。

再对比方案一与方案二,发现方案一的面积开销相对小约 15%,且由前文得知方案一相对而言成品率也要更好.当然方案二也有其自身优点,由于将数据组分多组,每个组别是并行分配冗余通道的且组内信号个数较少,所以分配通道所需的时间更少,以至于初始化延迟较少.权衡成品率、面积开销和时间延迟等因素,得出结论:单个冗余 TSVR 能被越多信号共享性能越好,虽然分配冗余所需的时间延迟会相应增加,但由于这种延迟只在最开始分配冗余电路时存在且时间很短故可忽略不计.所以将选择方案一作为基于功能细分容错电路的最终冗余策略,并在下一节中比较它与非功能细分方案和文献[7]中方案的成品率.

3.3 各方案成品率比较

本节比较基于功能细分的方案一容错与非功能细分容错和文献[7]中所提及的链式结构 TSV 容错这三种方案的成品率,根据前文所提到的单个 TSV 的失效率 F 所理论计算得到的各方案成品率如图 4 所示.

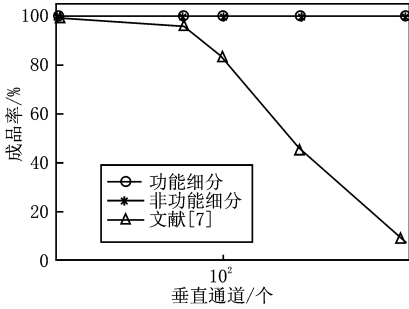


图 4 成品率比较

从图中可直观地看出,文献[7]中的方案由于其本身配置的冗余数目很少,所以在 TSV 个数较少时是能有不错的成品率;但 TSV 个数一旦超过 7 000 (垂直通道个数超过 50),成品率便开始呈现指数式地下降,尤其在 TSV 总数达到十万数量级之后,成品率已经趋于零.而本文基于功能细分的冗余方案可以在 TSV 数量非常大时依旧保持着很高的成品率.

4 结束语

TSV 容错策略及成品率分析方法是 3D NoC 垂直通道的关键问题.本文设计了一种容错电路并

将信号按照功能的不同,分别讨论其冗余配置比和成品率.在实际应用中,可根据各芯片本身对成品率的要求参照表 2、表 3 选择合适的冗余配置比.这样,既可以在 TSV 数目非常大时依旧保持所要求的高成品率,又通过 TSV 功能细分策略减少不必要的冗余 TSV 以致尽可能地减小了面积开销.

参考文献:

[1] Friedman E G. On-chip interconnect: The past, present, and future[C]// Proc of the Future Interconnects and Networks on Chip 1st NoC Workshop - DATE'06. [s. l.]:IEEE,2006.

[2] Loi I, Angiolini F, Fujita S, et al. Characterization and implementation of fault-tolerant vertical links for 3-D networks-on-chip[J]. Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on, 2011, 30(1): 124-134.

[3] Rad M R N, Kourdy R, Nasab M R, et al. Improve-ment the NOC bandwidth and fault tolerant by mul-tipath routing in three-dimensional topologies for multi-media applications[C]// Computer and Automation Engineering (ICCAE), 2010 The 2nd International Conference on. NY,USA:IEEE, 2010: 497-501.

[4] 杜高明,屠庆东,王春来,等. 随机网络演算分析全局冗余 TSV 性能[EB/OL]. [2015-06-20](2013-10-25). <http://www.paper.edu.cn/releasepaper/content>

[5] Zhao Y, Khursheed S, Al-Hashimi B M. Online fault tolerance technique for TSV-Based 3-D-IC[J]. IEEE Transaction on Very Large Scale Integration Systems, 2014,23(4):1-1.

[6] Zhang B, Agrawal V D. Diagnostic Tests for Pre Bond TSN Defects[C]// Proceedings of the 28th International Conference on VLSI Design. Bangalore: IEEE; 2015:387-392.

[7] 王伟,董福弟,方芳,等. 一种多链式结构的 3D-SIC 过硅通孔(TSV)容错方案[J]. 计算机工程与应用, 2012, 48(20): 75-80.

[8] 袁强,赵振宇,窦强,等. 三维芯片中 TSV 链式冗余修复电路的设计与实现[J]. 计算机工程与科学, 2014, 36(5): 828-835.

[9] Curran B, Ndip I, Guttovski S, et al. The impacts of dimensions and return current path geometry on coupling in single ended through silicon vias[C]// Proceedings of the 59th Intermination Conference on Electronic Components and Technology. Washington,DC, USA: IEEE, 2009: 1092-1097.

$$B| \equiv C | \equiv B \overset{K_{12'}}{\leftrightarrow} C \tag{13}$$

式(10)~(13)是通过 BAN 逻辑推理证明出安全性目标. 簇头 A 更换为 C 时, 将信息转移到下一簇头, 新簇头与临近节点建立新密钥时, 在基于信念逻辑推理上证明出簇头 C 和簇头 B 相信建立的新密钥是可信的, 其他节点不知晓该密钥.

5.4 协议安全性分析

(1)保密性, 假设存在恶意节点 D, 接收到节点 C 和 B 之间发送的数据包, 截获数据包后, 由于传送数据过程中都经过加密, 所以恶意节点无法解密数据. 保证网络数据传送的保密性. (2)防止重放攻击, 恶意节点 D 接收到节点 C 的数据包, 伪装成节点 C 发送原数据包给节点 B, 节点 B 收到数据包之后解密信息, 得知是已发送过的数据包后直接丢弃, 并通知监测节点去查询该恶意节点, 防重放攻击. (3)防更改, 协议中设置随机数的消息摘要, 修改发送消息后会被立即发现. (4)新鲜性, 协议中 C 节点与 B 节点利用临时密钥 K_{12} 建立新簇密钥之后立刻更新簇密钥. 保证簇密钥的新鲜性.

6 结束语

本文提出一种簇头更换过程中的密钥管理方案. 针对现有两种网络簇内密钥管理方案, 论述了本方法的实施步骤. 最后用 BAN 逻辑证明了本协议中簇头更换过程中新建立的密钥安全性.

参考文献:

[1] 李琳, 王汝传, 姜波, 等. 无线传感器网络层簇式密钥管理方案的研究[J]. 电子与信息学报, 2006, 12(28): 2394-2397.

[2] 吴明, 潘继强. 一种分层式无线传感器网络密钥分配

管理方案[J]. 计算机与数字工程, 2014, 42(8): 1459-1463.

[3] 周琴, 李腊元, 程真. 一种基于分簇的无线传感器网络动态密钥分发协议[J]. 传感技术学报, 2009, 22(7): 1002-1006.

[4] Wang Kai, Liu Yulin, Wan Qun, et al. Compressed Sensing of Wireless Sensor Networks Data with Missed Measurements[J]. Chinese Journal of Electronics, 2015, 24(2): 388-392.

[5] 薛兵兵. 基于无线传感网络的混合密钥管理机制研究[D]. 黑龙江: 黑龙江大学, 2012.

[6] 吴尊雷. 无线传感器网络组密钥管理方案研究[D]. 杭州: 杭州电子科技大学, 2014.

[7] 陈锋, 徐正全, 徐彦彦. 一种利用 Diffie-Hellman 密钥协商改进的 Kerberos 协议[J]. 计算机应用, 2007, 27(增刊 2): 116-117.

[8] Neng-Chung Wang, Yung-Kuei Chiang, Chih-Hung Hsieh. A Path-Based Approach for Data Aggregation in Grid-Based Wireless Sensor Networks[J]. Journal of Electronic Science and Technology, 2014, 12(3): 313-317.

[9] 杨世平. 安全协议及其 BAN 逻辑分析研究[D]. 贵阳: 贵州大学, 2007.

[10] 冯登国, 范红. 安全协议形式化分析理论与方法研究综述[J]. 中国科学院研究生院报, 2003, 20(4): 389-406.

作者简介:

苑津莎 男, (1957-), 教授, 博士生导师. 研究方向为智能信息处理、电磁场理论及应用.

张路路(通讯作者) 女, (1990-), 硕士研究生. 研究方向为智能信息处理. E-mail: lulu15075208311@126.com.

赵 曼 女, (1990-), 硕士研究生. 研究方向为智能信息处理.

(上接第 146 页)

作者简介:

杜高明 男, (1977-), 副教授, 硕士生导师. 研究方向为多核集成电路体系结构、片上网络集成电路体系结构.

E-mail: duyao ming@hfut.edu.cn.

曹舒婷 女, (1991-), 硕士生. 研究方向为 SoC 设计、片上网络集成电路体系结构.

张多利 男, (1976-), 教授, 硕士生导师. 研究方向为多核处理器体系结构与设计方法、多媒体专用集成电路设计实现等.